

Corso di Calcolatori Elettronici I
A.A. 2012-2013

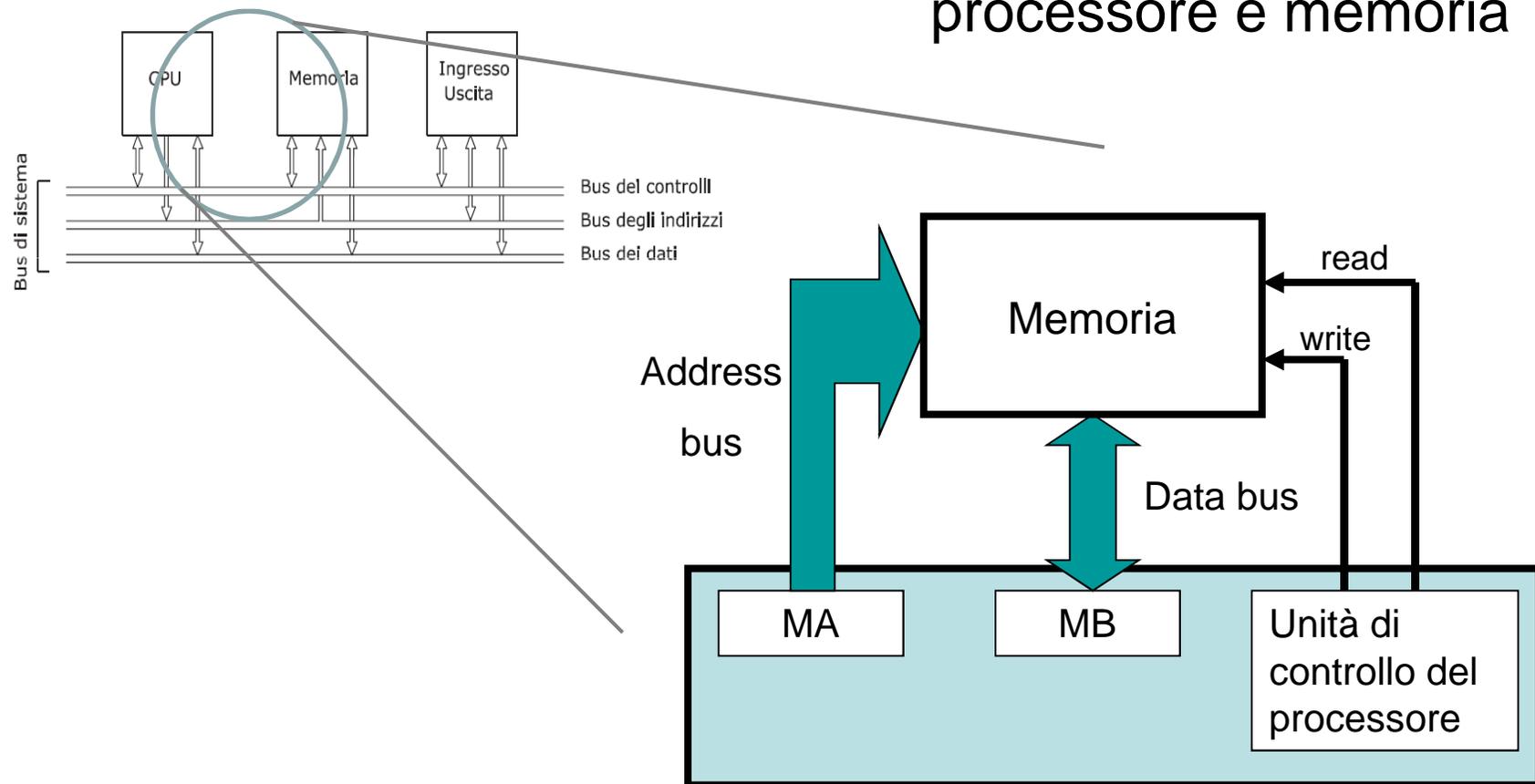
**Processore M68000:
organizzazione della memoria**

ing. Alessandro Cilardo

Accademia Aeronautica di Pozzuoli
Corso Pegaso V "GArn Elettronici"

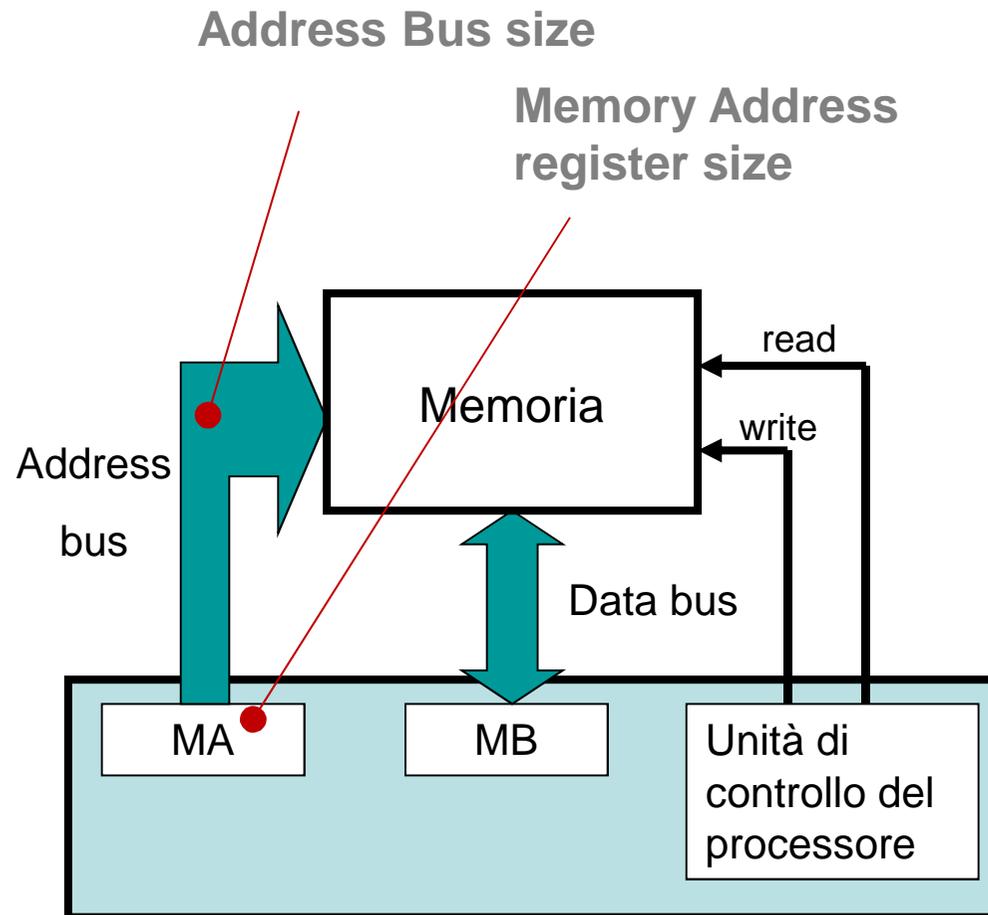
Collegamento CPU-memoria

Interfacciamento fisico tra processore e memoria



Collegamento CPU-memoria

- **Address size:**
 - Numero di bit che compongono un indirizzo di memoria
- **Register size:**
 - Numero di bit che compongono un registro
- Non è detto che le due dimensioni coincidano.



Collegamento CPU-memoria

- Address size:
 - numero di bit che compongono un indirizzo di memoria
- Register size:
 - numero di bit che compongono un registro
- Non è detto che le due dimensioni coincidano.
 - tipicamente, la seconda è uguale o maggiore della prima
- Non è detto che tutti i bit del registro vengano fisicamente connessi con la memoria. Ciò implica che:
 - lo spazio di indirizzamento logico è in generale diverso dallo spazio di indirizzamento fisico
- Possono sorgere problemi di “**aliasing**”

Indirizzi di memoria nel M68000

- Nel MC68000 il parallelismo dell'Address Bus è **24 bit**, la dimensione dei registri indirizzo (**A0-A7, PC**) è **32 bit** → 8 bit sono ignorati
- **Conseguenza:** Valori diversi contenuti in un registro indirizzi possono attivare la stessa locazione fisica di memoria
 - ad esempio ciò accade con **\$0000A3B2** e **\$0A00A3B2**, poiché differiscono solo per gli 8 bit più significativi
- Fenomeno di *aliasing degli indirizzi*

Indirizzi di memoria nel MC68000

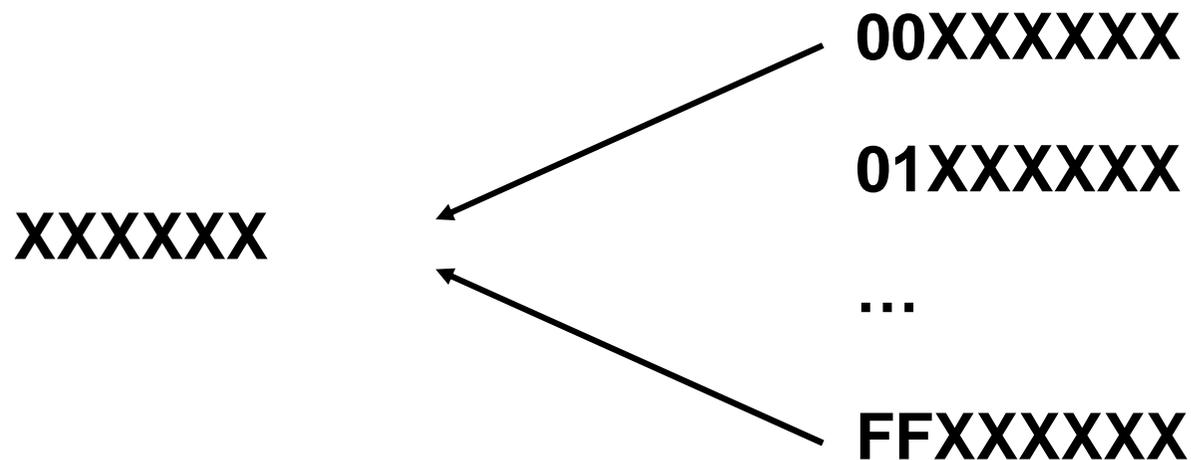
- Memoria **Byte Addressable**
- Parallelismo Registri Indirizzo: **32 bit**
 - Spazio di indirizzamento logico: 4 GB
- Parallelismo Address Bus: **24 bit**
 - Spazio di indirizzamento fisico: 16 MB
- Parallelismo Data Bus: **16 bit**
 - pur disponendo di istruzioni in grado di trattare dati a 32 bit, il processore 68000 può leggere/scrivere solo due locazioni consecutive alla volta (word allineate)
 - unità di controllo realizza accessi a 32 bit attraverso sequenze di *due accessi da 16 bit*

Indirizzi di memoria nel MC68020

- Memoria **Byte Addressable**
- Parallelismo Registri Indirizzo: **32 bit**
 - Spazio di indirizzamento logico: 4 GB
- Parallelismo Address Bus: **32 bit**
 - Spazio di indirizzamento fisico: 4 GB
- Parallelismo Data Bus: **32 bit**
 - Il processore 68020 può leggere/scrivere Longword costituite da 4 locazioni consecutive attraverso un *unico accesso* alla memoria,
 - purché le Longword siano allineate sui limiti di parola (comincino ad un indirizzo pari)

Aliasing nel MC68000

- Esistono, per ogni indirizzo del processore MC68000, 256 indirizzi distinti del processore MC68020
- Le regioni di aliasing sono individuate dalla corrispondenza:



Esempio

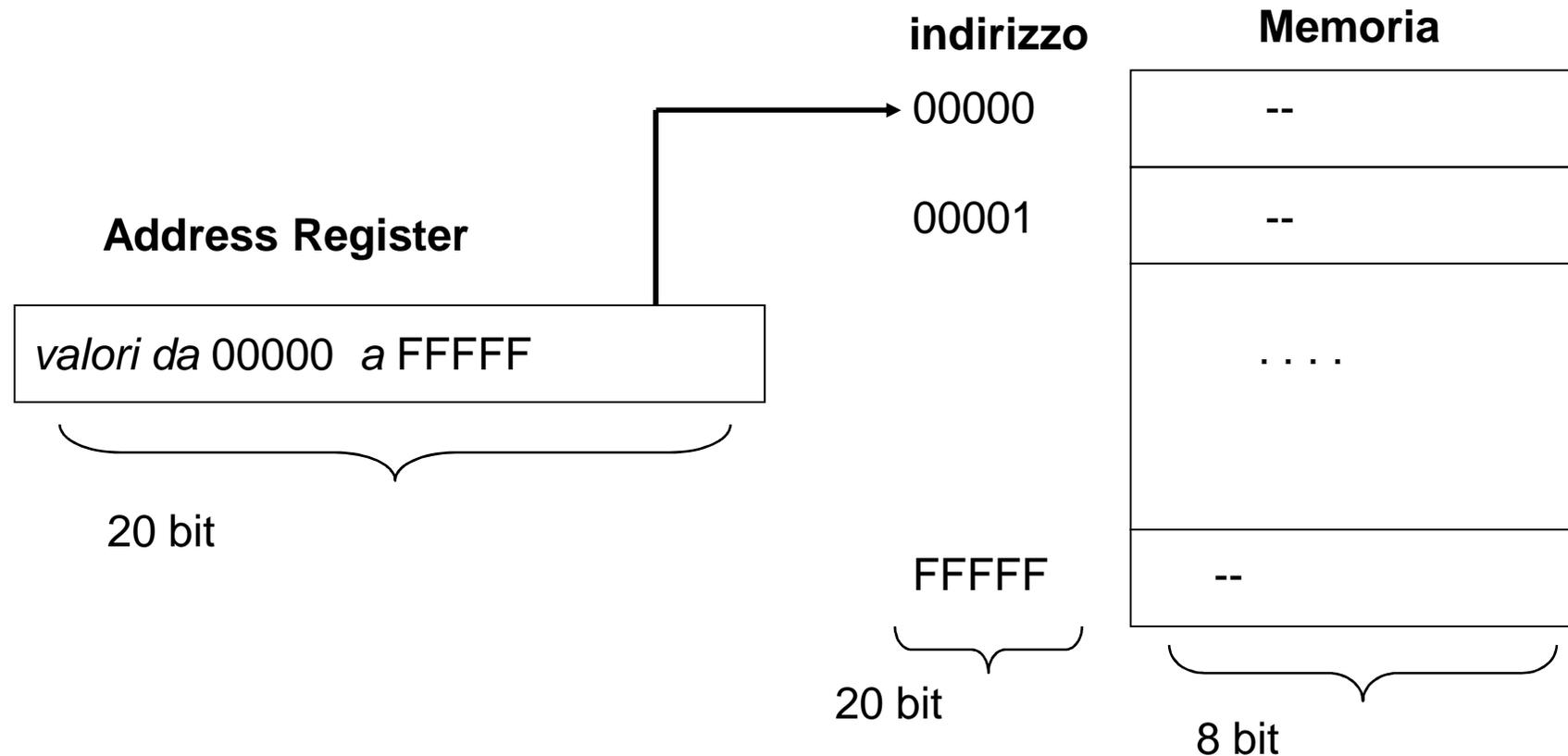
- In questo esempio, il registro indirizzi presente all'interno del processore ha **16 bit**, ma la memoria esterna ha solo 2^{12} locazioni fisiche, quindi solo **12 bit** del registro indirizzi sono collegate al bus indirizzi della memoria
- Diversi valori del registro indirizzi possono attivare la stessa locazione di memoria. Ad es.: **\$A3B2** e **\$93B2**, poiché differiscono solo per i 4 bit più significativi (**aliasing**)



Esercizio 1

- Tracciare lo schema di un'architettura di memoria con le seguenti caratteristiche:
 - Spazio di indirizzamento logico: 1MB
 - Spazio di indirizzamento fisico: 1MB
 - Ampiezza di parola: 1 byte
 - Granularità dell'accesso: byte addressable

Soluzione 1

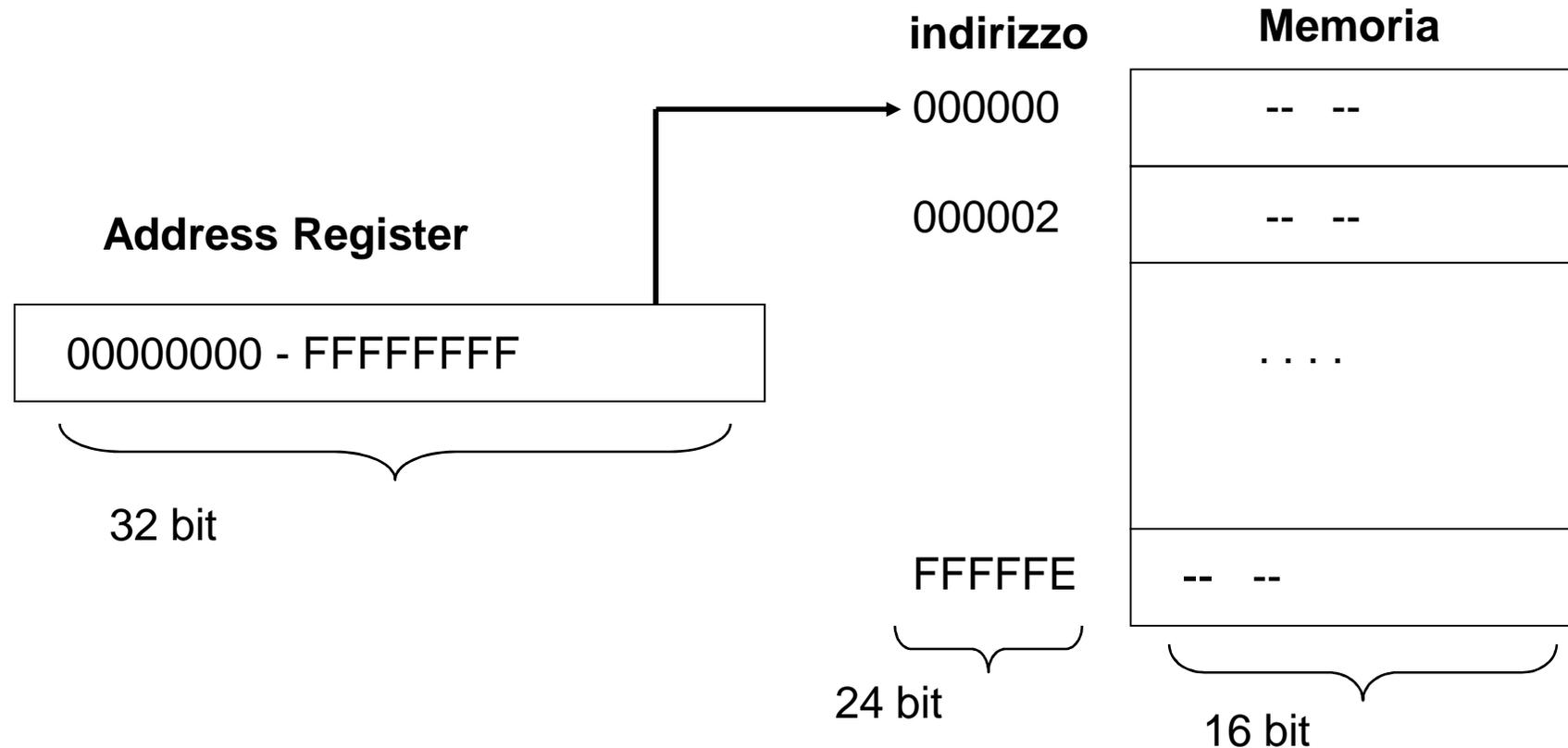


- Nota: Il processore MC68008 è organizzato in maniera simile

Esercizio 2

- Tracciare lo schema di un'architettura di memoria con le seguenti caratteristiche:
 - Spazio di indirizzamento logico: 4GB
 - Spazio di indirizzamento fisico: 16MB
 - Ampiezza di parola: 2 byte
 - Granularità dell'accesso: byte addressable

Soluzione 2

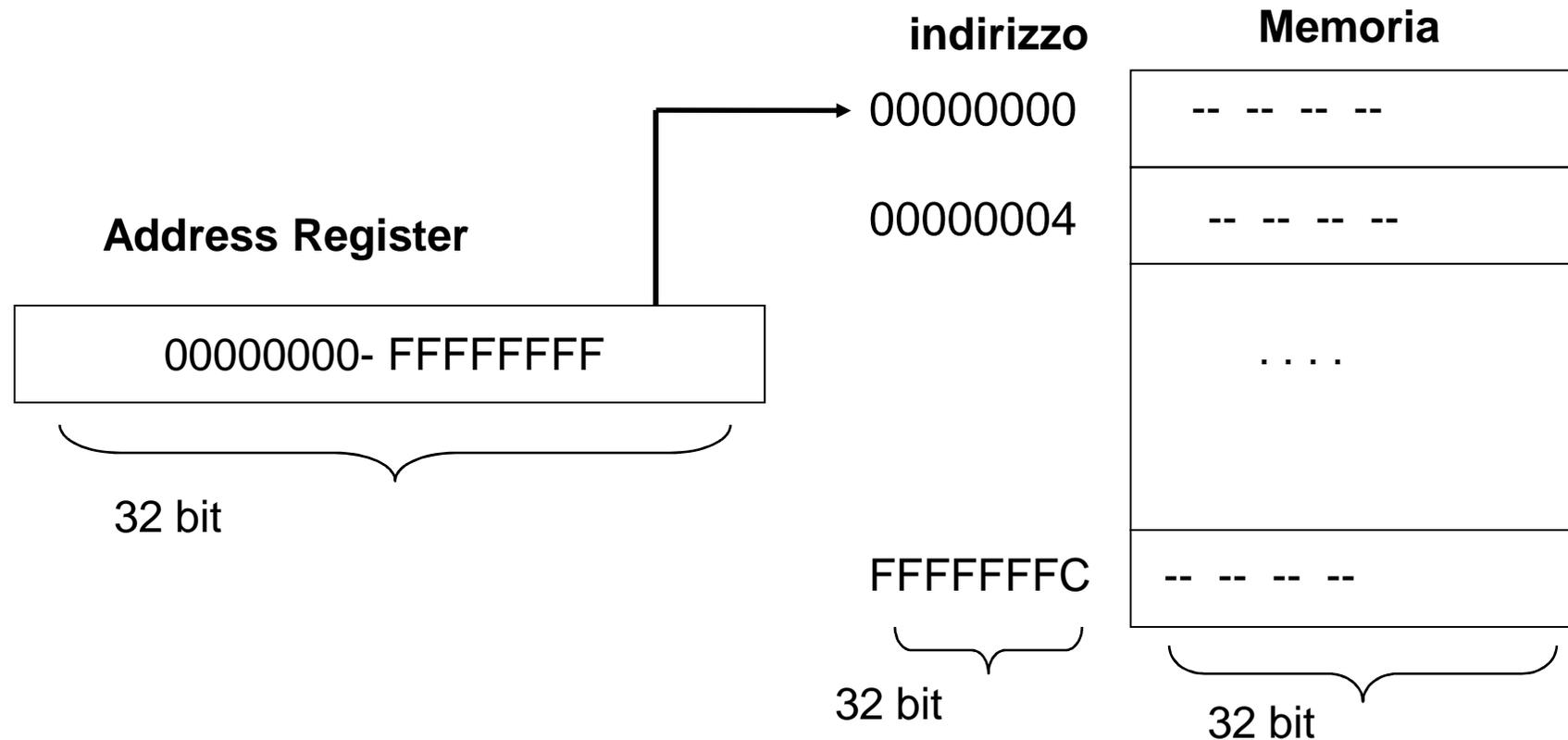


- Nota: I processori MC68000 e MC68010 sono organizzati in maniera simile

Esercizio 3

- Tracciare lo schema di un'architettura di memoria con le seguenti caratteristiche:
 - Spazio di indirizzamento logico: 4GB
 - Spazio di indirizzamento fisico: 4GB
 - Ampiezza di parola: 4 byte
 - Granularità dell'accesso: byte addressable

Soluzione 3

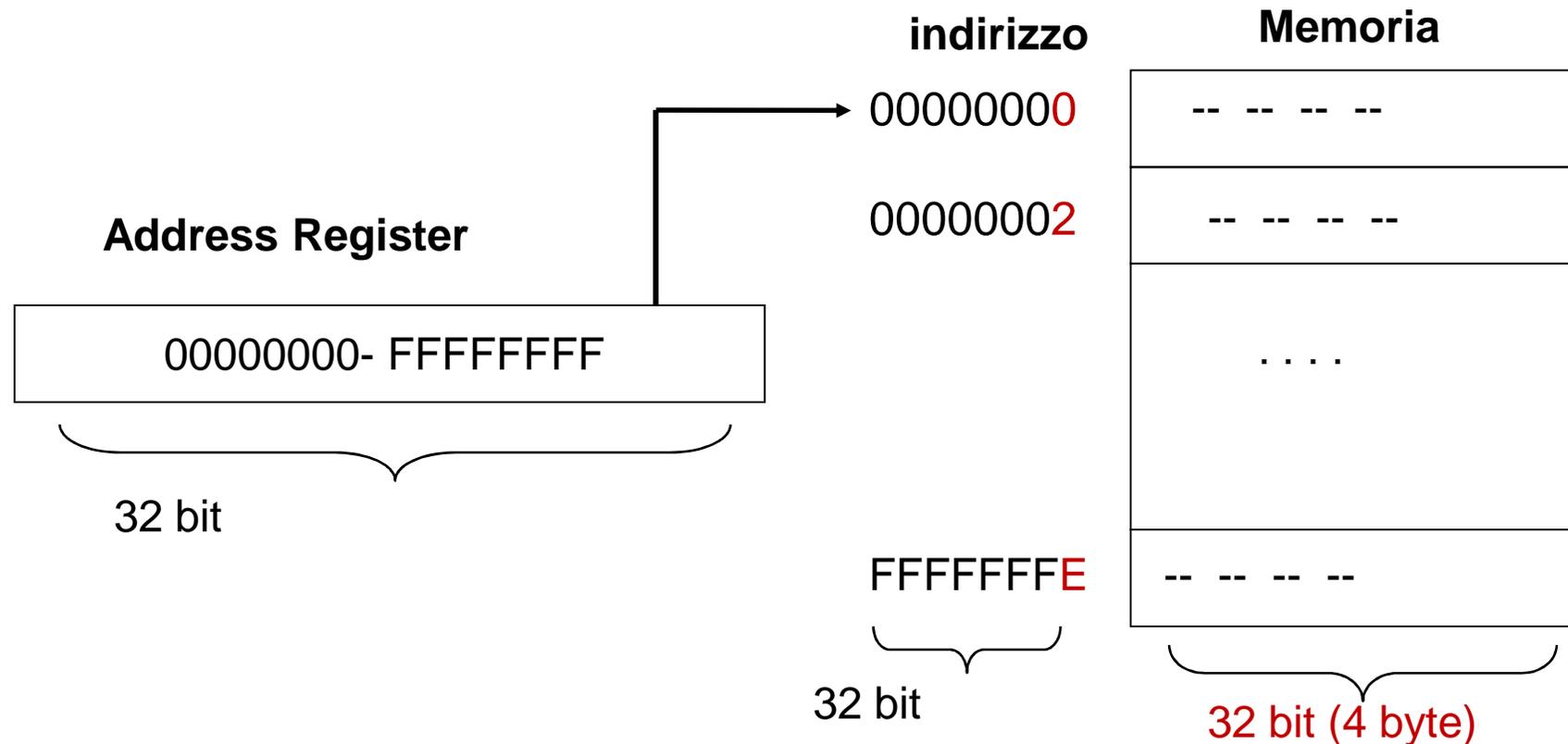


- Nota: I processori MC68020 e successivi sono organizzati in maniera simile

Esercizio 4

- Tracciare lo schema di un'architettura di memoria con le seguenti caratteristiche:
 - Spazio di indirizzamento logico: 4GB
 - Spazio di indirizzamento fisico: 4GB
 - Ampiezza di parola: 4 byte
 - Granularità dell'accesso: **word** addressable

Soluzione 4



- Gli indirizzi questa volta sono a livello di Word. Si possono indirizzare fino a 4GigaWord = 8GigaByte!

Soluzione 4

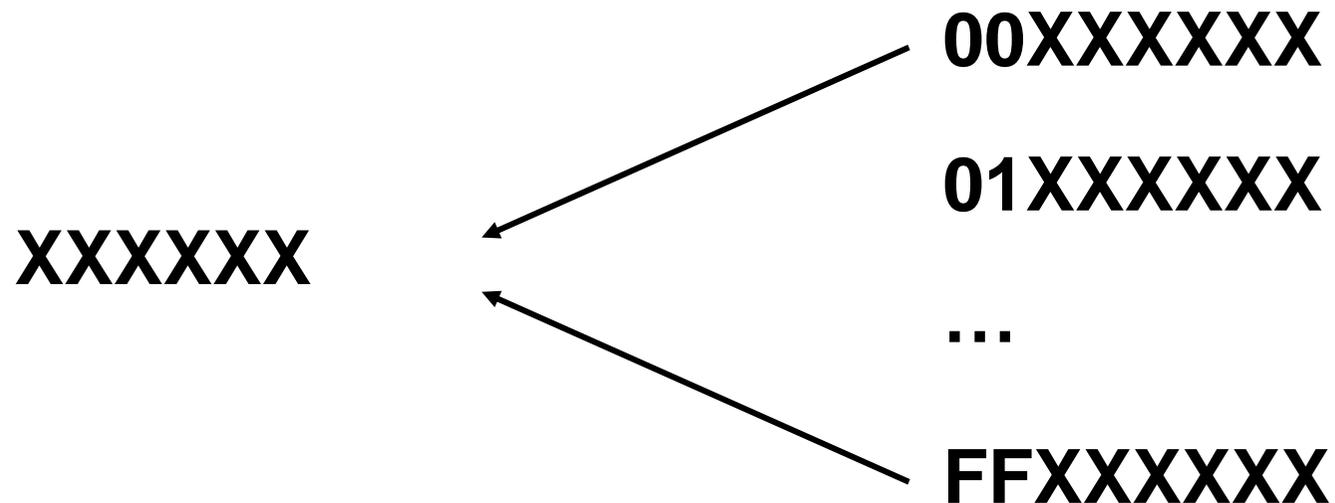
- Avere indirizzabilità a livello di parola (Word, due byte) o di Long Word (4 byte) permette di aumentare la dimensione di memoria indirizzabile a parità di numero di bit dell'indirizzo
 - infatti, nel caso word-addressable, ogni indirizzo corrisponde a **due** byte, nel caso LongWord-addressable, ogni indirizzo corrisponde a **quattro** byte
- Si perde però flessibilità
 - non è possibile accedere a singoli byte in memoria
 - Per accedere ad un byte, bisogna prelevare l'intera Word (o LongWord) e poi estrarre il byte mascherando gli altri byte all'interno della parola e facendo degli shift

Esercizio 5

- Il processore MC68000 ha la seguente architettura di memoria:
 - Spazio di indirizzamento logico: 4GB (32 bit)
 - Spazio di indirizzamento fisico: 16MB (24 bit)
- Il processore MC68020 ha la seguente architettura di memoria:
 - Spazio di indirizzamento logico: 4GB (32 bit)
 - Spazio di indirizzamento fisico: 4GB (32 bit)
- Individuare le regioni di aliasing tra i due processori

Soluzione 5

- Esistono, per ogni indirizzo del processore MC68000, 256 indirizzi distinti del processore MC68020.
- Le regioni di aliasing sono individuate dalla corrispondenza:



Esercizio 6

- Supponendo di estendere un indirizzo di 16 bit con il bit più significativo (in maniera simile all'estensione in segno), individuare la regione dello spazio di indirizzamento a 32 bit accessibile

Soluzione 6

- Gli indirizzi a 16 bit tra **0000** e **7FFF** vengono mappati su indirizzi a 32 bit nei primi 32KB dello spazio di 4GB
- Gli indirizzi a 16 bit tra **8000** e **FFFF** vengono mappati su indirizzi a 32 bit sugli ultimi 32KB dello spazio di 4GB

