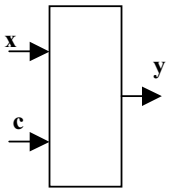
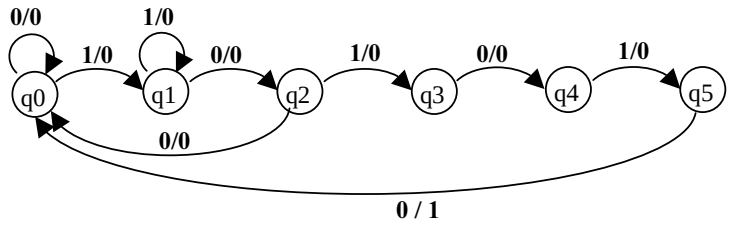
Corso di RETI LOGICHE
Proff. B. Fadini – R. Canonico
Corso di Laurea in INGEGNERIA INFORMATICA
A.A. 2002-2003

ESAME DELL' 11 SETTEMBRE 2003

Allievo
Cognome: _____
Nome: _____
Matricola: _____ / _____
Collocazione:

ESERCIZIO n.1
Si vuole realizzare una macchina sincrona che riconosca la sequenza 101 **S** 010", ove **S** è una sequenza vuota oppure una sequenza comunque lunga di bit (cioè riconosca la prima volta che si verifica la sequenza 010 dopo che si sia verificata la 101). La macchina acquisisce i bit-dato dall'ingresso a livelli x, in corrispondenza dei fronti di salita del clock c, e produce un'uscita impulsiva y sincrona con il clock c, che indica l'avvenuto riconoscimento. La macchina è descritta dal diagramma degli stati di seguito parzialmente riportato.



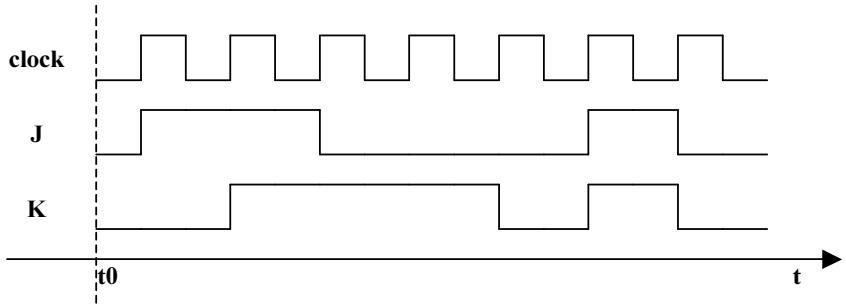


a) Si completi il diagramma degli stati
b) Si completi il progetto della macchina (sincrona impulsiva a sincronizzazione esterna), assumendo l'impiego di flip-flop di tipo D. Si progetti anche l'uscita y.
c) Si disegni lo schema circuitale, utilizzando porte NAND.

ESERCIZIO n.2
Si disegni il circuito a due livelli di costo minimo, a sole porte NAND, che realizza la funzione.

$$y = (a \oplus b) \cdot c + a \cdot (b \oplus c)$$

ESERCIZIO n.3
Un flip-flop F, di tipo JK "negative edge-triggered" (ciè attivo sul fronte di discesa), sia sollecitato dai segnali J, K e *clock* il cui andamento temporale è di seguito riportato. Tracciare il corrispondente diagramma temporale per l'uscita F, assumendo F=0 per t=t0.



ESERCIZIO n.4
Spiegare la differenza tra reset sincrono ed asincrono per un contatore realizzato come macchina sincrona a sincronizzazione esterna