

**Corso di Calcolatori Elettronici I  
A.A. 2010-2011**

---

---

**Alee in macchine  
combinatorie**

**Lezione 14 (seconda parte)**

**Prof. Roberto Canonico**



Università degli Studi di Napoli Federico II  
Facoltà di Ingegneria  
Corso di Laurea in Ingegneria Informatica (allievi A-DE+Q-Z)  
Corso di Laurea in Ingegneria dell'Automazione

---

**Le Alee**

---

---

- La presenza di ritardi nei dispositivi utilizzati può avere l'effetto di modificare il comportamento delle uscite in alcuni casi
  - Si chiamano **Alee** (o hazard) quei fenomeni per i quali le uscite, anche se solo per brevi intervalli di tempo, assumono dei valori imprevisti
-

## Classificazione delle Alee

- **Alee Transitorie**

- Le uscite della rete assumono valori diversi da quelli progettati soltanto nel transitorio conseguente alle variazioni degli ingressi

Ad una sequenza di ingressi  $\dots i_n i_{n+1} i_{n+2} \dots$   
 Corrisponde un'uscita  $\dots f(i_n) \mathbf{S}_1 f(i_{n+1}) \mathbf{S}_2 f(i_{n+2}) \dots$

- **Alee di Regime**

- L'uscita a regime assume un valore diverso da quello progettato (macchine sequenziali)

Ad una sequenza di ingressi  $\dots i_n i_{n+1} i_{n+2} \dots$   
 Corrisponde un'uscita  $\dots f(i_n) \mathbf{S} \dots$

## Alee Tipiche

### Alee Transitorie

- **Alea Multipla**
  - Variazione simultanea di due o più variabili di ingresso.
- **Alea per Impulsi Concomitanti**
  - Presenza di due o più impulsi.
- **Alea Statica**
  - Variazione temporanea dell'uscita che dovrebbe rimanere costante.
- **Alea Dinamica**
  - Oscillazione temporanea dell'uscita.

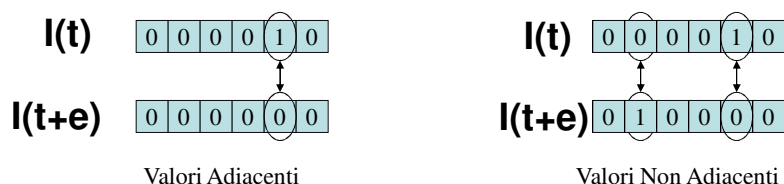
### Alee di Regime (macchine sequenziali)

- **Alee Essenziali**
  - Dovute alle caratteristiche della rete.
- **Alee per Corse Critiche**
  - A causa della codifica le variazioni delle uscite dipendono dall'ordine degli ingressi.
- **Alee per frequenza elevata**
  - Gli ingressi variano troppo rapidamente.

## Alee Multiple (1/2)

- Transizioni degli ingressi tra valori adiacenti:

Data una codifica di due stati di ingresso, due rappresentazioni si dicono adiacenti se differiscono di una sola variabile binaria

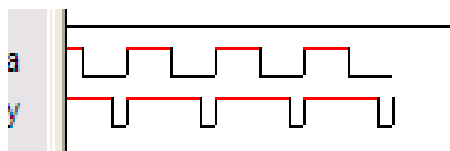
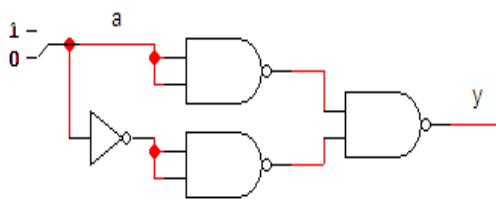


## Alee Multiple (2/2)

Si ha un'Alea Multipla se due ingressi consecutivi nel tempo  $i_1$  e  $i_2$  **non sono adiacenti**

Es.

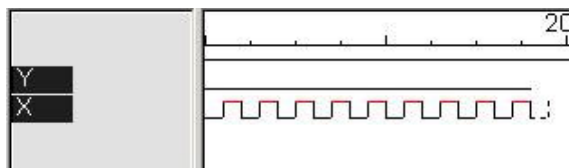
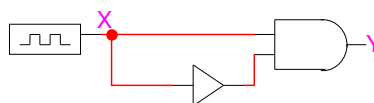
*Unica Soluzione:*  
Eliminare ingressi non  
adiacenti



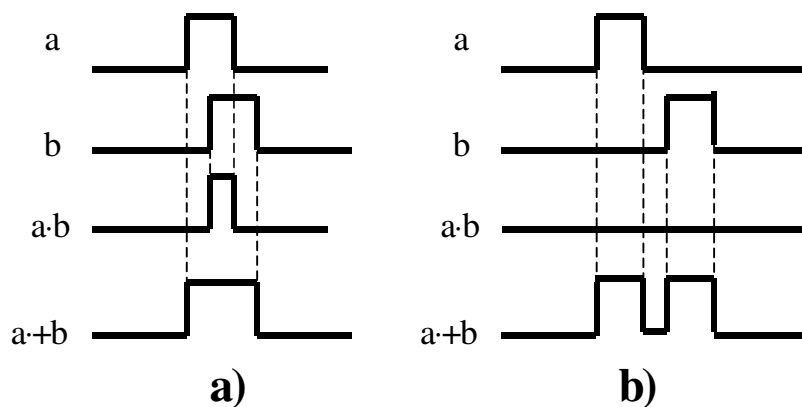
## Impulsi Concomitanti (1/2)

Se si suppone che due impulsi avvengano contemporaneamente i ritardi possono cambiare il comportamento della funzione

Es.  
 $Y = X_1 X_2$

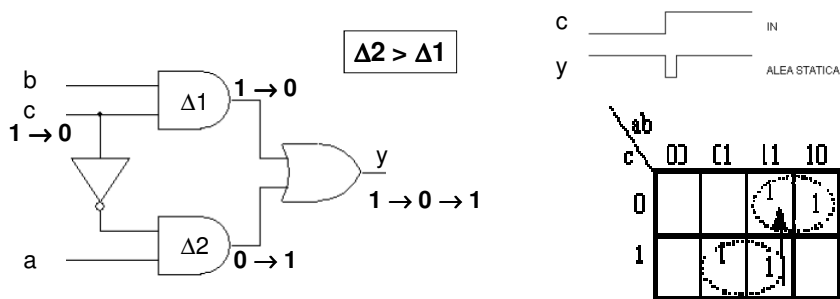


## Impulsi Concomitanti (2/2)



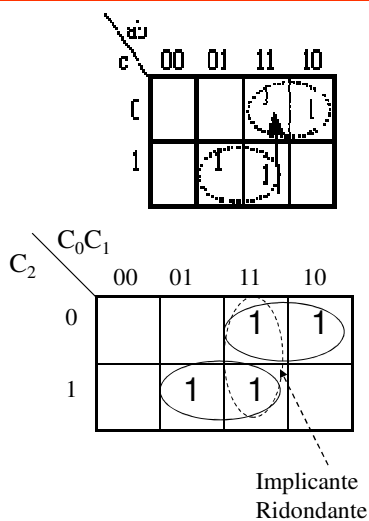
## Alea Statica

- Variazione temporanea dell'uscita che invece dovrebbe rimanere costante
- Cause
  - diverse durate dei ritardi nelle singole porte
  - **Transizione tra due implicanti distinti dell'uscita**



## Alea Statica - Soluzione

- Il problema è legato ad una doppia variazione dei valori interni della rete a partire dalla variazione di un singolo ingresso
- Aggiungendo gli implicanti ridondanti si "coprono" le variazioni che determinano l'alea



## Alea Statica - Soluzione

- Una rete AND-OR è esente da alee statiche se nel primo livello della rete sono presenti tutti gli implicanti che coprono transizioni  $1 \rightarrow 1$
- La rete è esente da alee per transizioni  $0 \rightarrow 0$
- Dualmente per le reti OR-AND
- Le alee statiche si possono eliminare aggiungendo ridondanza alla rete

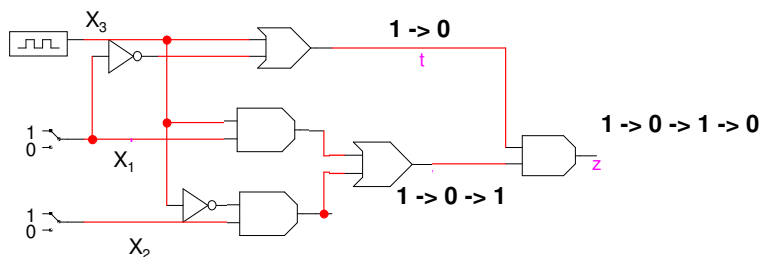
## Alee Dinamiche

Si ha un'Alea Dinamica se avendo due ingressi  $i_1$  e  $i_2$  adiacenti con uscite uguali  $f(i_1) = \alpha$  e  $f(i_2) = \beta$ , la sequenza di uscita è del tipo ...  $\alpha$  ...  $\beta$   $\alpha$  ...  $\beta$  .

Es.  $i_1=111, i_2=110$  (x1x2x3)

$$Y = (X_1X_3 + X_2X_3)(\underline{X}_1 + X_3)$$

 ALEA DINAMICA



## Alee Dinamiche

---

---

- Si verificano solo in reti a più di due livelli.
  - Sono dovute ad alee statiche nei livelli precedenti e ritardi.
  - Si eliminano eliminando le alee statiche nelle sottoreti componenti.
- 

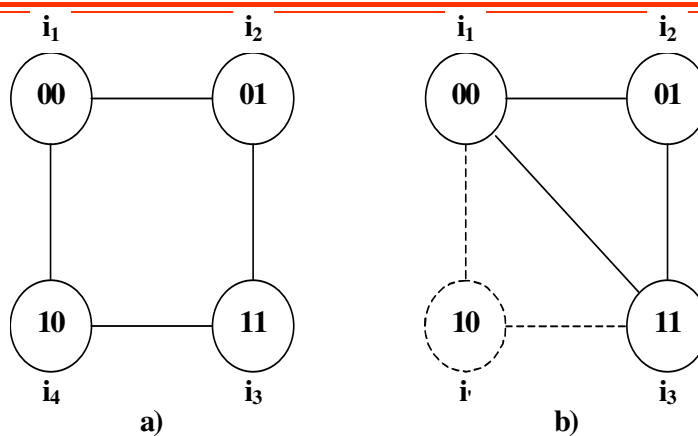
## Codifica degli ingressi

---

---

- La presenza di alee *influenza* il progetto delle reti logiche
    - Aggiunta di ridondanza (alee statiche)
    - Codifica degli ingressi (alee multiple)
      - Forzare transizioni tra stati adiacenti
      - Eventualmente aggiungendo variabili (e quindi stati di ingresso)
-

## Grafo di transizione degli ingressi



## Aggiunta di stati

Assegnazione priva di Alee Multiple (da 4 stati a 7, con l'aggiunta di una variabile binaria)

